

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-167039

(43)Date of publication of application : 22.06.2001

(51)Int.Cl.

G06F 13/10
G06F 3/06
G06F 13/14
G11B 20/10

(21)Application number : 11-350779

(71)Applicant : NEC CORP

(22)Date of filing : 09.12.1999

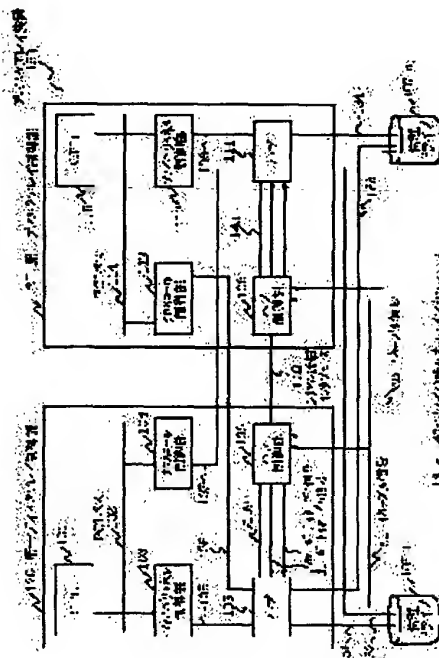
(72)Inventor : KAWANO MASAFUMI

(54) DISK ARRAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a disk array device capable of build-up/detaching to an FC-AL by specifying the physical drive of fault occurrence when the interface of the FC-AL is linked down.

SOLUTION: Hub control parts 106 and 109 are connected by a serial communication interface 110, the hub control part 106 has a command decoder 141 and AND circuits 142-1 to 142-n for inputting enable signals a1-an from physical drives 107-1 to 107-n and control signals 1-en from the command decoder 141, the outputs from the AND circuits 142-1 to 142-n are inputted to enable terminals (1) to (n) of a hub 105 and ports (1) to (n) of the hub 105 are controlled.



LEGAL STATUS

[Date of request for examination]

15.11.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-167039

(P2001-167039A)

(43) 公開日 平成13年6月22日 (2001.6.22)

(51) Int.Cl. ⁷	識別記号	F I	テームト* (参考)
G 0 6 F 13/10	3 4 0	G 0 6 F 13/10	3 4 0 A 5 B 0 1 4
3/06	5 4 0	3/06	5 4 0 5 B 0 6 5
13/14	3 3 0	13/14	3 3 0 E 5 D 0 4 4
G 1 1 B 20/10		G 1 1 B 20/10	H

審査請求 有 請求項の数 8 O L (全 8 頁)

(21) 出願番号 特願平11-350779

(22) 出願日 平成11年12月9日 (1999.12.9)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 川野 政史

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100082935

弁理士 京本 直樹 (外2名)

Fターム(参考) 5B014 EA04 EB04 GA05 GA06 GA13

GA19 GE05 HC13

5B065 BA01 CA05 CA15 CA30 EA12

EA18 ZA03 ZA13

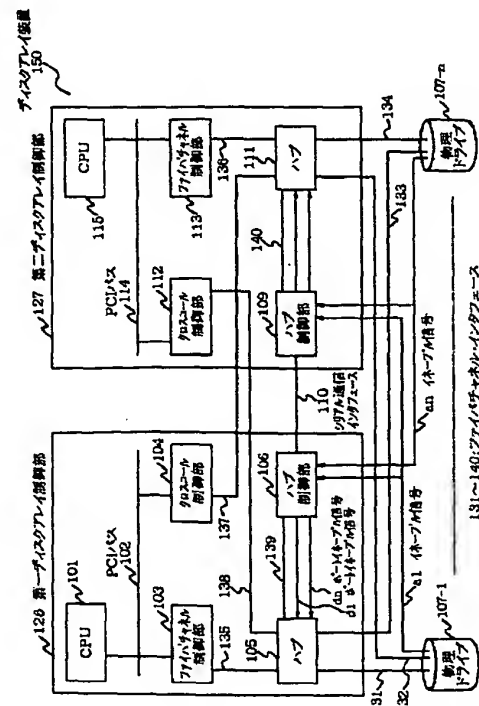
5D044 AB02 BC01 CC04 HL02 HL06

(54) 【発明の名称】 ディスクアレイ装置

(57) 【要約】

【課題】 FC-A Lのインタフェースがリンクダウンした場合、障害発生時の物理ドライブを特定し、 FC-A Lへ組み込み/切り離しができるディスクアレイ装置を提供する。

【解決手段】 ハブ制御部106、109間をシリアル通信インタフェース110で接続し、ハブ制御部106、109は、コマンドデコーダ141と、物理ドライブ107-1~107-nからのイネーブル信号a1~anとコマンドデコーダ141からの制御信号e1~enとが入力されるAND回路142-1~142-nとを有し、AND回路142-1~142-nからの出力をハブ105のイネーブル端子(1)~イネーブル端子(n)に入力し、ハブ105のポート(1)~ポート(n)を制御する。



1

【特許請求の範囲】

【請求項 1】 複数の物理ドライブと、前記複数の物理ドライブをファイバチャネル・インタフェースで各々接続する第一ディスクアレイ制御部および第二ディスクアレイ制御部とを有し、前記第一ディスクアレイ制御部および前記第二ディスクアレイ制御部は、各々、前記物理ドライブに対する動作命令を発行する CPU と、前記 CPU と PCI バスにより接続され前記 CPU からの命令を前記物理ドライブに対して実行するファイバチャネル制御部およびクロスコール制御部と、前記複数の物理ドライブと前記ファイバチャネル制御部とにファイバチャネル・インタフェースにより接続されるハブと、前記ハブと前記ファイバチャネル・インタフェースにより接続され前記物理ドライブの前記ハブへの接続/切り離しを制御するハブ制御部とを有し、前記ハブ制御部は、前記ファイバチャネル制御部から受信したコマンドを解釈し制御信号を出力するコマンドデコーダと、前記物理ドライブからのイネーブル信号と前記コマンドデコーダからの前記制御信号とが入力される AND 回路とを有し、前記 AND 回路の出力は前記ハブに入力され、前記第一ディスクアレイ制御部の前記ハブ制御部と前記第二ディスクアレイ制御部の前記ハブ制御部とはシリアル通信インタフェースで接続されることを特徴とするディスクアレイ装置。

【請求項 2】 前記第一ディスクアレイ制御部の前記クロスコール制御部は、前記第二ディスクアレイ制御部の前記ハブと前記ファイバチャネル・インタフェースにより接続され、前記第二ディスクアレイ制御部の前記クロスコール制御部は、前記第一ディスクアレイ制御部の前記ハブと前記ファイバチャネル・インタフェースにより接続されることを特徴とする請求項 1 記載のディスクアレイ装置。

【請求項 3】 前記 CPU は、前記物理ドライブに対するデータ読み出またはデータ書き込み命令を発行し、また、前記ハブ制御部に対して前記物理ドライブをファイバチャネル・アービットレション・ループからの切り離し/組み込み命令を発行することを特徴とする請求項 1 記載のディスクアレイ装置。

【請求項 4】 前記ファイバチャネル制御部は、PCI バスにて受信した前記 CPU からのコマンドを解釈し、ファイバチャネル・アービットレション・ループのプロトコルに変換して前記物理ドライブに対して命令を出すことを特徴とする請求項 1 記載のディスクアレイ装置。

【請求項 5】 前記クロスコール制御部は、PCI バスにて受信した前記 CPU からのコマンドを解釈し、ファイバチャネル・アービットレション・ループのプロトコルに変換して前記物理ドライブに対して命令を出すことを特徴とする請求項 1 または 2 記載のディスクアレイ装置。

2

【請求項 6】 前記ハブは、前記複数の物理ドライブと前記ファイバチャネル・インタフェースにより接続される複数のポートと、複数の前記ポートの各々に対応した前記 AND 回路からの入力信号端子とを有することを特徴とする請求項 1 記載のディスクアレイ装置。

【請求項 7】 前記ハブ制御部は、前記物理ドライブが未装着の場合、前記物理ドライブのファイバチャネル・アービットレション・ループへの前記ハブの前記ポートをバイパスし、前記物理ドライブが装着された場合、ファイバチャネル・アービットレション・ループへの前記ハブの前記ポートを組み込む制御を行うことを特徴とする請求項 1 記載のディスクアレイ装置。

【請求項 8】 前記第一ディスクアレイ制御部または前記第二ディスクアレイ制御部のファイバチャネル・アービットレション・ループが前記物理ドライブの障害によりリンクダウンして使用できない状態の場合、前記 CPU は、前記クロスコール制御部を介して前記第二ディスクアレイ制御部または前記第一ディスクアレイ制御部の前記ハブ制御部に対して障害発生の前記物理ドライブに対する前記ハブの前記ポート切断命令を発行し、前記ポート切断命令を受信した前記ハブ制御部は、前記シリアル通信インタフェースを経由して他方の前記ハブ制御部に対して障害発生の前記物理ドライブを前記ハブの前記ポートから切り離す命令を出し、切り離す命令を受信した前記ハブ制御部は該当する前記物理ドライブをファイバチャネル・アービットレション・ループから切り離す制御を行うことを特徴とする請求項 1 乃至 7 の何れか 1 項記載のディスクアレイ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ファイバチャネル・インタフェースを有するディスクアレイ装置に関し、特に、障害の発生した物理ドライブの特定および切り離しを可能としたディスクアレイ装置に関する。

【0002】

【従来の技術】従来のこの種のディスクアレイ装置に付いて図面を参照して説明する。

【0003】図 3 は、従来のディスクアレイ装置 250 を示す構成ブロック図である。

【0004】図 3 を参照するとディスクアレイ装置 250 は、CPU (Central Processing Unit) 201 とファイバチャネル制御部 202 とハブ 203 とハブ制御部 204 とからなる第一ディスクアレイ制御部 206 と、CPU 221 とファイバチャネル制御部 222 とハブ 223 とハブ制御部 224 とからなる第二ディスクアレイ制御部 207 と、n 台の物理ドライブ 205-1 ~ 205-n (205-2 ~ 205-n-1 は省略して図示せず) とから構成されている。

【0005】第一ディスクアレイ制御部 206 は、物理ドライブ 205-1 ~ 205-n に対する動作命令を発

3

行し且つ制御を行うCPU201と、CPU201とPCI (Peripheral Component Interconnect) バス208により接続されCPU201からの命令を解説してハブ203を経由して物理ドライブ205-1~205-nに対するアクセスを実行するファイバチャネル制御部202と、物理ドライブ205-1~205-nとファイバチャネル制御部202とにファイバチャネル・インタフェース211、214、209により接続されるハブ203と、ハブ203とファイバチャネル・インタフェース210により接続され物理ドライブ205-1~205-nのハブ203への接続/切り離しを制御するハブ制御部204とから構成されている。

【0006】また、第二ディスクアレイ制御部207は、物理ドライブ205-1~205-nに対する動作命令を発行し且つ制御を行うCPU221と、CPU221とPCIバス228により接続されCPU221からの命令を解説してハブ223を経由して物理ドライブ205-1~205-nに対するアクセスを実行するファイバチャネル制御部222と、物理ドライブ205-1~205-nとファイバチャネル制御部222とにファイバチャネル・インタフェース212、213、215により接続されるハブ223と、ハブ223とファイバチャネル・インタフェース216により接続され物理ドライブ205-1~205-nのハブ223への接続/切り離しを制御するハブ制御部224とから構成されている。

【0007】次に、上述のように構成されたディスクアレイ装置250の動作に付いて説明する。なお、第一ディスクアレイ制御部206と、第二ディスクアレイ制御部207とは、同一動作を行う故、第一ディスクアレイ制御部206に付いてのみ、以下に説明する。

【0008】CPU201が物理ドライブ205-1~205-nに対してアクセス命令を発行する場合は、先ず、PCIバス208経由でファイバチャネル制御部202に対して命令を発行し、ファイバチャネル制御部202は、CPU201からの命令を解説し、ハブ203を経由して物理ドライブ205-1~205-nに対してアクセス命令を出す。

【0009】ハブ制御部204は、各物理ドライブ205-1~205-nのハブ203への接続/切り離しを制御し、物理ドライブ205-1~205-nがディスクアレイ装置250から取り外された場合は、自動的に物理ドライブ205-1~205-nが取り外された位置を認識し、直ちにハブ203の該当するファイバチャネル・インタフェース211、214のポートをバイパスすることにより、ファイバチャネル・インタフェース211、214のラインはループを形成でき、他の接続されている物理ドライブ205-1~205-nにアクセス可能となる。

4

【0010】また、物理ドライブ205-1~205-nをディスクアレイ装置250に装着した場合は、ハブ制御部204は、物理ドライブ205-1~205-nが挿入された物理的位置を自動検出し、物理ドライブ205-1~205-nが接続されたハブ203のファイバチャネル・インタフェース211、214のポートをファイバチャネル・インタフェース210のラインに組み込む。なお、ハブ制御部204は、ファイバチャネル・インタフェース210のラインでハブ203に接続されており、ファイバチャネル・インタフェース209のラインを使用してファイバチャネル制御部202からハブ203のファイバチャネル・インタフェース211、214のポート制御が可能となっている。

【0011】更に、ハブ203に接続されている物理ドライブ205-1~205-nがフォールト状態に陥った場合は、物理ドライブ205-1~205-nは、ハブ203を介してハブ制御部204に対してフォールト信号を送出し、フォールト信号を受信したハブ制御部204は、フォールト情報をファイバチャネル・インタフェース209のラインを経由してファイバチャネル制御部202へ送出する。

【0012】ファイバチャネル制御部202は、CPU201に対してPCIバス208を経由して物理ドライブ205-1~205-nにフォールト状態を検出した旨を報告する。

【0013】CPU201は、フォールト状態が報告された物理ドライブ205-1~205-nをハブ203から切り離すため、ファイバチャネル制御部202に対してPCIバス208経由で切り離し命令を送信し、切り離し命令を受けたファイバチャネル制御部202は、ハブ制御部204に対して該当する物理ドライブ205-1~205-nのハブ203とのファイバチャネル・インタフェース211、214のポートをバイパスするようファイバチャネル・インタフェース209のラインを使用して命令する。

【0014】バイパス命令を受信したハブ制御部204は、該当する物理ドライブ205-1~205-nのファイバチャネル・インタフェース211、214のポートをバイパスする。

【0015】バイパス動作完了後、該当する物理ドライブ205-1~205-nの交換を実施することができる。

【0016】

【発明が解決しようとする課題】以上説明したように、従来のディスクアレイ装置は、ハブの制御を行うハブ制御部が、物理ドライブが接続されているファイバチャネル・インタフェースのループ内に接続されているため、ファイバチャネル・インタフェースのループがリンクダウンを起こした場合には、CPUはハブの制御が不可能となり、物理ドライブの障害でリンクダウンが発生した

場合は、障害発生時の物理ドライブをファイバチャネル・インタフェースのループから切り離すことができないという課題がある。

【0017】本発明の目的は、ファイバチャネル・インタフェースのループがリンクダウンした場合にも、障害発生時の物理ドライブを特定し、ループから切り離すことができるディスクアレイ装置を提供することにある。

【0018】

【課題を解決するための手段】本発明のディスクアレイ装置は、複数の物理ドライブと、複数の物理ドライブをファイバチャネル・インタフェースで各々接続する第一ディスクアレイ制御部および第二ディスクアレイ制御部とを有し、第一ディスクアレイ制御部および第二ディスクアレイ制御部は、各々、物理ドライブに対する動作命令を発行するCPUと、CPUとPCIバスにより接続されCPUからの命令を物理ドライブに対して実行するファイバチャネル制御部およびクロスコール制御部と、複数の物理ドライブとファイバチャネル制御部とにファイバチャネル・インタフェースにより接続されるハブと、ハブとファイバチャネル・インタフェースにより接続され物理ドライブのハブへの接続／切り離しを制御するハブ制御部とを有し、ハブ制御部は、ファイバチャネル制御部から受信したコマンドを解釈し制御信号を出力するコマンドデコーダと、物理ドライブからのイネーブル信号とコマンドデコーダからの制御信号とが入力されるAND回路とを有し、AND回路の出力はハブに入力され、第一ディスクアレイ制御部のハブ制御部と前第二ディスクアレイ制御部のハブ制御部とはシリアル通信インタフェースで接続されることを特徴とする。

【0019】第一ディスクアレイ制御部のクロスコール制御部は、第二ディスクアレイ制御部のハブとファイバチャネル・インタフェースにより接続され、第二ディスクアレイ制御部のクロスコール制御部は、第一ディスクアレイ制御部のハブとファイバチャネル・インタフェースにより接続されることを特徴とする。

【0020】CPUは、物理ドライブに対するデータ読み出しまたはデータ書き込み命令を発行し、また、ハブ制御部に対して物理ドライブをファイバチャネル・アービットレーション・ループからの切り離し／組み込み命令を発行することを特徴とする。

【0021】ファイバチャネル制御部は、PCIバスにて受信したCPUからのコマンドを解釈し、ファイバチャネル・アービットレーション・ループのプロトコルに変換して物理ドライブに対して命令を出すことを特徴とする。

【0022】クロスコール制御部は、PCIバスにて受信したCPUからのコマンドを解釈し、ファイバチャネル・アービットレーション・ループのプロトコルに変換して物理ドライブに対して命令を出すことを特徴とする。

【0023】ハブは、複数の物理ドライブとファイバチャネル・インタフェースにより接続される複数のポートと、複数のポートの各々に対応したAND回路からの入力信号端子とを有することを特徴とする。

【0024】ハブ制御部は、物理ドライブが未装着の場合、物理ドライブのファイバチャネル・アービットレーション・ループへのハブのポートをバイパスし、物理ドライブが装着された場合、ファイバチャネル・アービットレーション・ループへのハブのポートを組み込む制御を行うことを特徴とする。

【0025】第一ディスクアレイ制御部または第二ディスクアレイ制御部のファイバチャネル・アービットレーション・ループが物理ドライブの障害によりリンクダウンして使用できない状態の場合、CPUは、クロスコール制御部を介して第二ディスクアレイ制御部または第一ディスクアレイ制御部のハブ制御部に対して障害発生時の物理ドライブに対するハブのポート切断命令を発行し、ポート切断命令を受信したハブ制御部は、シリアル通信インタフェースを経由して他方のハブ制御部に対して障害発生時の物理ドライブをハブのポートから切り離す命令を出し、切り離し命令を受信したハブ制御部は該当する物理ドライブをファイバチャネル・アービットレーション・ループから切り離す制御を行うことを特徴とする。

【0026】

【発明の実施の形態】次に、本発明のディスクアレイ装置の一実施の形態について、図面を参照して説明する。

【0027】図1は、本発明のディスクアレイ装置150を示す構成ブロック図、図2は、図1中のハブ105とハブ制御部106との詳細を示す構成ブロック図である。（なお、ハブ111とハブ制御部109とは、ハブ105とハブ制御部106と同一構成故、その詳細図を省略する。）

図1、および図2を参照すると、ディスクアレイ装置150は、第一ディスクアレイ制御部126と、第二ディスクアレイ制御部127と、n台の物理ドライブ107-1～107-nとから構成されている。（但し、物理ドライブ107-2～107-n-1、および、それらと各構成要素との接続関係は省略して図示せず。）

第一ディスクアレイ制御部126は、物理ドライブ107-1～107-nに対する動作命令を発行するCPU101と、CPU101とPCIバス102により接続されCPU101からの命令を物理ドライブ107-1～107-nに対して実行するファイバチャネル制御部103およびクロスコール制御部104と、複数の物理ドライブ107-1～107-nとファイバチャネル制御部103とにファイバチャネル・インタフェース131、133、135により接続されるハブ105と、ハブ105とファイバチャネル・インタフェース139により接続され物理ドライブ107-1～107-nのハブ105への接続／切り離しを制御するハブ制御部10

6とから構成され、ハブ制御部106は、ファイバチャネル制御部103から受信したコマンドを解釈し制御信号e1～enを出力するコマンドデコーダ141と、物理ドライブ107-1～107-nからのイネーブル信号a1～anとコマンドデコーダ141からの制御信号e1～enとが入力されるAND回路142-1～142-nとから成り、AND回路142-1～142-nからの出力であるポートイネーブル信号d1～dnは、ポート(1)～ポート(n)の各々に対応したハブ105のイネーブル端子(1)～イネーブル端子(2)に入力され、ハブ105のポート(1)～ポート(n)を制御するよう構成されている。

【0028】また、第二ディスクアレイ制御部127は、物理ドライブ107-1～107-nに対する動作命令を発行するCPU115と、CPU115とPCIバス114により接続されCPU115からの命令を物理ドライブ107-1～107-nに対して実行するファイバチャネル制御部113およびクロスコール制御部112と、複数の物理ドライブ107-1～107-nとファイバチャネル制御部113とにファイバチャネル・インタフェース132、134、136により接続されるハブ111と、ハブ111とファイバチャネル・インタフェース140により接続され物理ドライブ107-1～107-nのハブ111への接続/切り離しを制御するハブ制御部109とから構成されている。(ハブ111とハブ制御部109とは、ハブ105とハブ制御部106と同一構成故、その説明を省略する。)

さらに、第一ディスクアレイ制御部126のハブ制御部106と第二ディスクアレイ制御部127のハブ制御部109とは、シリアル通信インタフェース110で接続され、第一ディスクアレイ制御部126のクロスコール制御部104は、第二ディスクアレイ制御部127のハブ111とファイバチャネル・インタフェース137により接続され、第二ディスクアレイ制御部127のクロスコール制御部112は、第一ディスクアレイ制御部126のハブ105とファイバチャネル・インタフェース138により接続される構成となっている。

【0029】次に、以上のように構成されたディスクアレイ装置150の動作について、図1、図2を参照して説明する。

【0030】CPU101が物理ドライブ107-1～107-nに対してリード動作のアクセスコマンドを発行する場合は、まず、CPU101は、PCIバス102経由でファイバチャネル制御部103に対してリード動作のコマンドを発行する。

【0031】ファイバチャネル制御部103は、CPU101からのコマンドを解釈し、ファイバチャネル・アービトラレーション・ループ(以下、FC-ALと称す)のプロトコルに変換して、ハブ105を経由して物理ドライブ107-1～107-nに対してリード動作

のコマンドを出す。

【0032】ハブ105は、物理ドライブ107-1～107-nをFC-AL内への組み込み、或いは、FC-ALからの切り離しを行い、ハブ制御部106は、それを制御する。

【0033】物理ドライブ107-1～107-nがFC-ALから切り離された場合、イネーブル信号a1～anがインアクティブとなることにより、該当する物理ドライブ107-1～107-nがディスクアレイ装置150に未装着である位置を検出し、該当する物理ドライブ107-1～107-nのハブ105のポート

(1)～ポート(n)に対応するイネーブル端子(1)～イネーブル端子(n)にAND回路142-1～142-nからの出力であるポートイネーブル信号d1～dnをディスエーブルとして入力することにより、ポート(1)～ポート(n)をバイパスする。

【0034】上記とは逆に、ディスクアレイ装置150に新たに物理ドライブ107-1～107-nが組み込まれた場合は、ハブ制御部106は、物理ドライブ107-1～107-nの該当するイネーブル信号a1～anがアクティブとなることにより、該当する物理ドライブ107-1～107-nの物理的位置を自動的に検出し、該当する物理ドライブ107-1～107-nが接続されるハブ105のファイバチャネル・インタフェース131、133のポート(1)～ポート(n)を組み込む。

【0035】ハブ制御部106は、ファイバチャネル・インタフェース139のラインでハブ105に接続されており、ファイバチャネル・インタフェース135のラインを使用してファイバチャネル制御部103から受信したコマンドをコマンドデコーダ141で解釈し、AND回路142-1～142-nに出力する制御信号e1～enを制御してAND回路142-1～142-nからの出力のポートイネーブル信号d1～dnを制御することにより、ハブ105のファイバチャネル・インタフェース131、133のポート(1)～ポート(n)の制御が可能となっている。

【0036】また、ハブ制御部106は、CPU101からのコマンドおよび第二ディスクアレイ制御部127のハブ制御部109のコマンドにより、ハブ105に対して該当する物理ドライブ107-1～107-nのポート(1)～ポート(n)を制御することができる。

【0037】次に、一例として、物理ドライブ107-1の障害により、第一ディスクアレイ制御部126のハブ105が接続されているFC-ALのインタフェースがリンクダウンした場合における、障害発生時の物理ドライブ107-1をFC-ALから切り離す動作について説明する。

【0038】リンクダウンを検出したCPU101は、クロスコール制御部104に対してPCIバス102を

介して物理ドライブ107-1のファイバチャネル・インタフェース131をバイパスするよう命令を出し、命令を受信したクロスコール制御部104は、PCIバス102を介して受信したCPU101からのコマンドを解読し、FC-AIのプロトコルに変換して、ファイバチャネル制御部113に対して、ハブ105を利用して物理ドライブ107-1のファイバチャネル・インタフェース131のポート(1)をバイパスするように命令を出す。

【0039】物理ドライブ107-1のポート(1)をバイパスする命令を受信したファイバチャネル制御部113は、その命令をPCIバス114を介してCPU115に伝える。

【0040】次に、CPU115は、ハブ制御部109に対して、ハブ制御部106に物理ドライブ107-1のファイバチャネル・インタフェース131のポート(1)をバイパスする指示を出すように命令する。命令を受信したハブ制御部109は、シリアル通信インタフェース110を使用して、ハブ制御部106に対して物理ドライブ107-1のファイバチャネル・インタフェース131のハブ105上のポート(1)をバイパスするよう指示を出す。

【0041】指示を受けたハブ制御部106は、コマンドデコーダ141でコマンドを解読し、ハブ105のポート(1)に対応するイネーブル端子(1)をディスエーブルにするように制御信号e1を制御し、物理ドライブ107-1のファイバチャネル・インタフェース131のハブ105のポート(1)をバイパスすることにより、障害発生の物理ドライブ107-1をFC-AIから切り離すことができる。

【0042】バイパス動作を完了したことを上述とは逆の順で、CPU101に対して通知し、物理ドライブ107-1のバイパスが完了したことを受信したCPU101は、通常動作通り、ファイバチャネル制御部103を経由して物理ドライブ107-1～107-nに対してアクセス可能となる。

【0043】

【発明の効果】以上説明したように、本発明のディスクアレイ装置は、第一ディスクアレイ制御部と第二ディスクアレイ制御部との間で、相互に相手方のハブ制御部に対して該当するファイバチャネル・インタフェースのハブ上のポートを制御できるため、物理ドライブの障害によりFC-AIのリンクダウンが発生した場合に、障害発生の物理ドライブの特定ができ、障害発生の物理ドラ

イブのファイバチャネル・インタフェースのハブのポートをバイパスして切り離すことができるという効果がある。

【図面の簡単な説明】

【図1】本発明のディスクアレイ装置を示す構成ブロック図である。

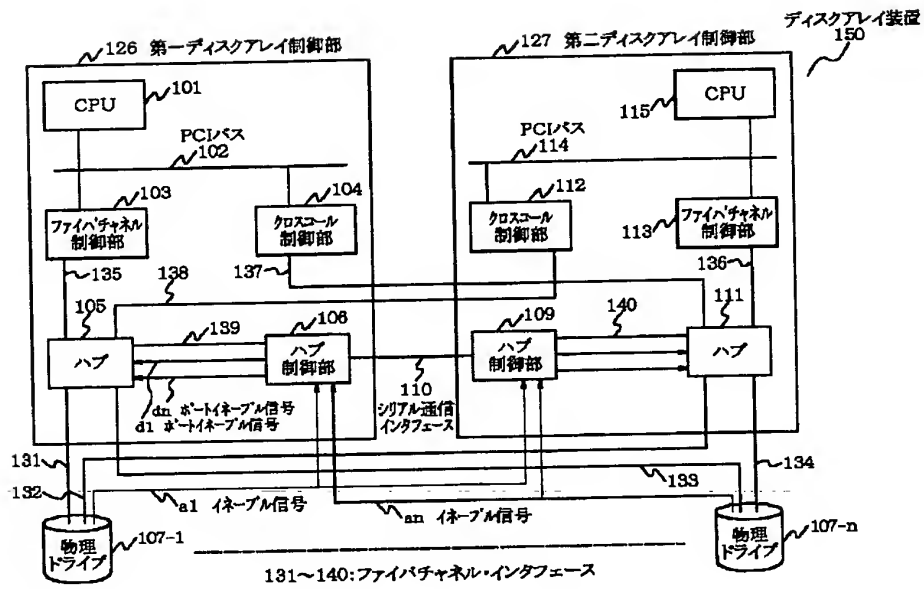
【図2】図1中のハブとハブ制御部との詳細を示す構成ブロック図である。

【図3】従来のディスクアレイ装置を示す構成ブロック図である。

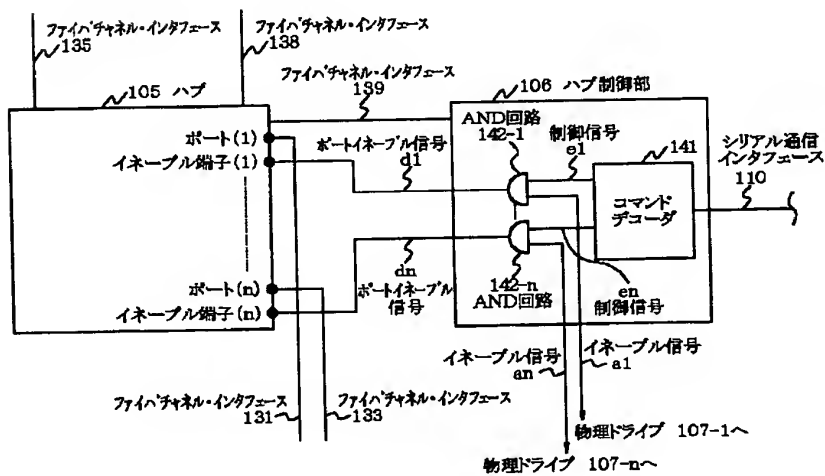
【符号の説明】

101、115	CPU
102、114	PCIバス
103、113	ファイバチャネル制御部
104、112	クロスコール制御部
105、111	ハブ
106、109	ハブ制御部
107-1～107-n	物理ドライブ
110	シリアル通信インタフェース
126、206	第一ディスクアレイ制御部
127、207	第二ディスクアレイ制御部
131、132、133	ファイバチャネル・インタフェース
134、135、136	ファイバチャネル・インタフェース
137、138	ファイバチャネル・インタフェース
139、140	ファイバチャネル・インタフェース
141	コマンドデコーダ
142-1～142-n	AND回路
150、250	ディスクアレイ装置
201、221	CPU
202、222	ファイバチャネル制御部
203、223	ハブ
204、224	ハブ制御部
205-1～205-n	物理ドライブ
208、228	PCIバス
209、210、211	ファイバチャネル・インタフェース
212、213、214	ファイバチャネル・インタフェース
215、216	ファイバチャネル・インタフェース
a1～an	イネーブル信号
d1～dn	ポートイネーブル信号
e1～en	制御信号

【図1】



【図2】



【図3】

